

Gunthard Kraus, DG 8 GB

## Design und Realisierung von Mikrowellenschaltungen

### Teil 3

#### 6.2.7. Das Platinen-Layout für die beiden Schaltungs-Versionen

Für einen Platinenentwurf braucht man noch die Breite und die Länge der eingesetzten Streifenleitungen. Dazu muß man aber noch eine weitere Simulation durchführen:

PUFF liefert uns nämlich auch das Verhalten der Schaltung für „nicht-ideale Striplines“, bei denen die Verluste durch das Platinenmaterial und den Skin-Effekt sowie die Dispersion (= Streuung, also z.B. das Hinaustreten der elektrischen Feldlinien an den Rändern der Streifenleitung und daraus folgende Wellenwiderstandsänderungen usw.) berücksichtigt sind.

Die Erfahrung zeigt hierbei: Je exakter die eingegebenen Materialdaten sind, desto exakter wird die Übereinstimmung der Simulation mit der Wirklichkeit; und die Abweichungen können unter 1% gebracht werden!

Dazu muß man zuerst das PUFF-File der zu bearbeitenden Verstärkerschaltung in die Textverarbeitung laden und die Platinenmaterialdaten eintragen. Hierbei heißt der Verlustfaktor „dielectric loss tangent“, die Oberflächenrauigkeit „metal surface roughness“ usw. Für das FR4-Material mit 1,5 mm Dicke und 2 x 35 µm Kupfereauflage muß das für 1,693 GHz so aussehen: Die wichtigen Einträge sind fett markiert, der Rest der Datei mit

<code>\b{oard}</code>	<code>{ puf file for PUFF, version 2.0}</code>
<code>d 0</code>	<code>{display: 0 VGA or PUFF chooses, 1 EGA, 2 CGA, 3 One-color}</code>
<code>o 1</code>	<code>{artwork output format: 0 dot-matrix, 1 LaserJet, 2 HPGL file}</code>
<code>t 0</code>	<code>{type: 0 for microstrip, 1 for stripline, 2 for Manhattan}</code>
<code>zd 50.000 Ohms</code>	<code>{normalizing impedance. 0&lt;zd}</code>
<code>fd 1.693 GHz</code>	<code>{design frequency. 0&lt;fd}</code>
<code>er 4.300</code>	<code>{dielectric constant. er&gt;0}</code>
<code>h 1.500 mm</code>	<code>{dielectric thickness. h&gt;0}</code>
<code>s 150.000 mm</code>	<code>{circuit-board side length. s&gt;0}</code>
<code>c 0.100 mm</code>	<code>{connector separation. c&gt;=0}</code>
<code>r 0.010 mm</code>	<code>{circuit resolution, r&gt;0, use Um for micrometers}</code>
<code>a 0.000 mm</code>	<code>{artwork width correction.}</code>
<code>mt 0.035 mm</code>	<code>{metal thickness, use Um for micrometers.}</code>
<code>sr 2.000 Um</code>	<code>{metal surface roughness, use Um for micrometers.}</code>
<code>lt 1.5E-0002</code>	<code>{dielectric loss tangent.}</code>
<code>cd 5.8E+0007</code>	<code>{conductivity of metal in mhos/meter.}</code>
<code>p 5.000</code>	<code>{photographic reduction ratio. p&lt;=203.2mm/s}</code>
<code>m 0.600</code>	<code>{mitering fraction. 0&lt;=m&lt;1}</code>
<code>\</code>	

Tabelle 1

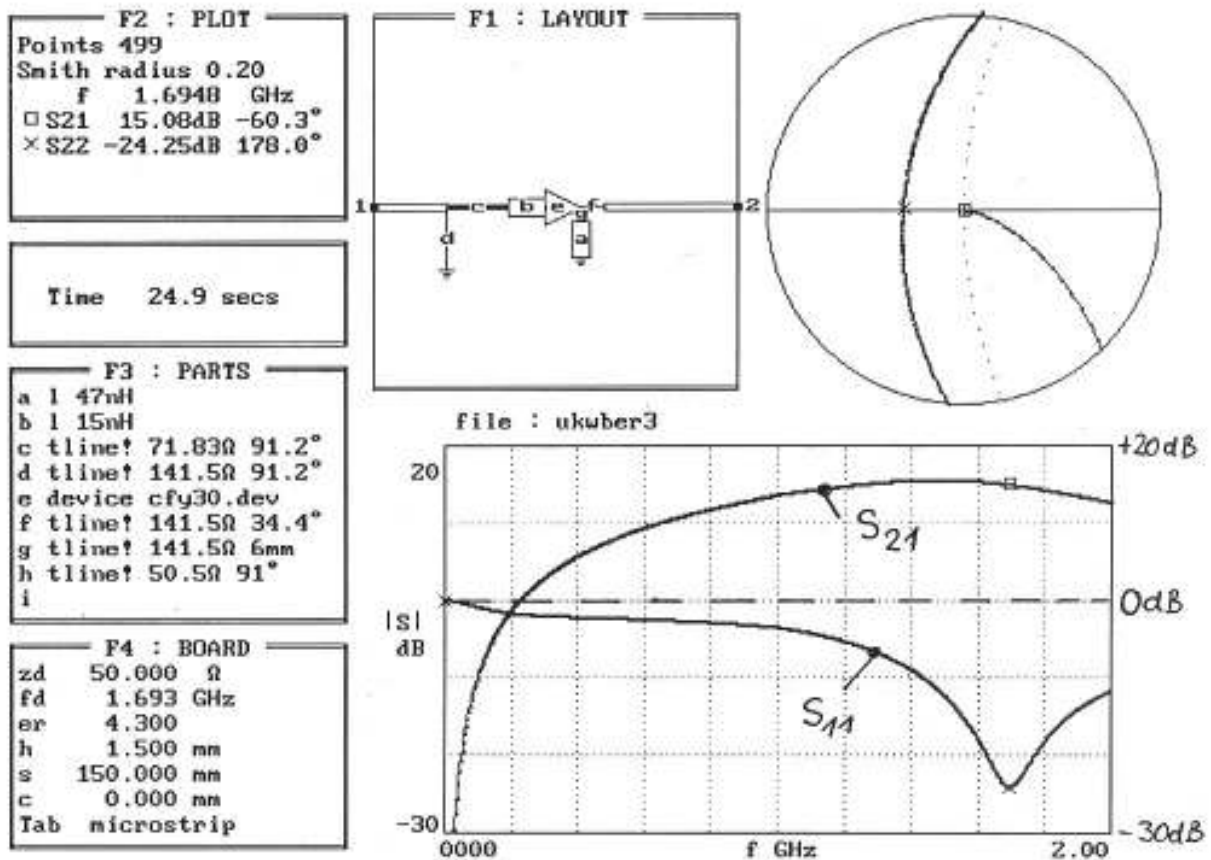


Bild 13: Bildschirmausdruck „PUFF“: Idealer Verstärker mit CFY 30

den S-Parametern etc. ist weggelassen (Tabelle 1).

Hat man die Datei gespeichert, wird wieder PUFF aufgerufen und die zu bearbeitende Verstärkerschaltung geladen. Im Feld F3 wird nun bei jeder Streifenleitung direkt hinter die Angabe „tl“ bzw. „tline“ ein Ausrufezeichen «!» gesetzt. Dadurch wird auf das „advanced modeling“, also die präziseste Nachbildung der Wirklichkeit, umgeschaltet.

Jetzt kommt aber noch ein weiteres Stück Arbeit: Fährt man mit dem Cursor nacheinander auf die einzelnen Streifenleitungen in der Tabelle und tippt das Gleichheitszeichen «=» ein, so werden im Dialogfeld F1 die tatsächlich gültigen Eigenschaften der gerade betrachteten Leitung angezeigt. Man wundere sich nicht über die zum Teil beträchtlichen Abweichungen vom eingegebenen (Ideal-) Wert, sondern

korrigiere solange den Wellenwiderstand und die elektrische Länge der Leitung im Feld F3, bis die Werte in F1 oder die Frequenzgänge nach einem neuen Plot (Aufruf in Feld F2 mit Buchstabe p) dem Wunschbild entsprechen!

Hat man das richtig angepackt (und nicht vergessen, die neue Schaltung in Feld F2 mit dem Kommando «CTRL s» unter einem passenden Namen zu speichern), so erhält man einen PUFF-Bildschirm nach Bild 13.

Zu den mechanischen Abmessungen der so korrigierten Streifenleitungen, die man ja zum Platinenentwurf braucht, kommt man auf folgende Weise:

Man fährt wieder im Feld F3 mit dem Cursor auf die entsprechende Leitung, löscht das Ausrufezeichen hinter „tl“ oder „tline“, zum Beispiel

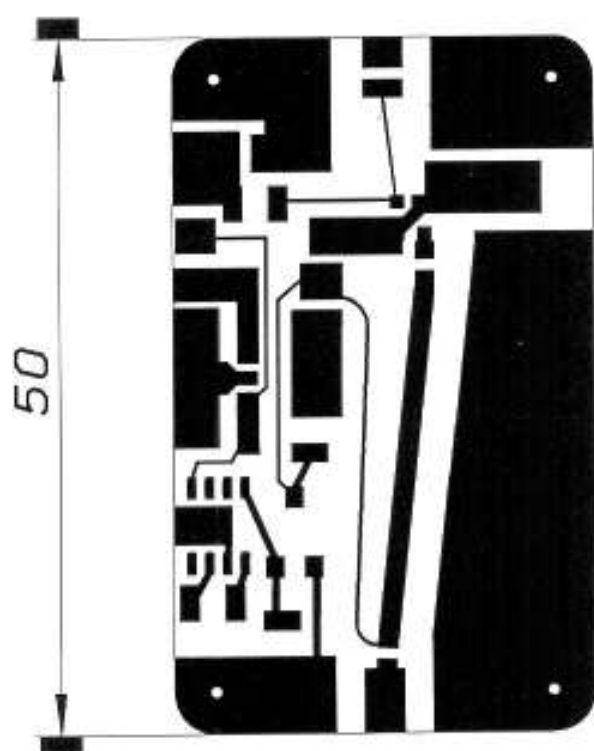


Bild 14: Leiterplatten-Layout Schaltung mit direkt geerdetem Source-Pin und negativer Gate-Vorspannung

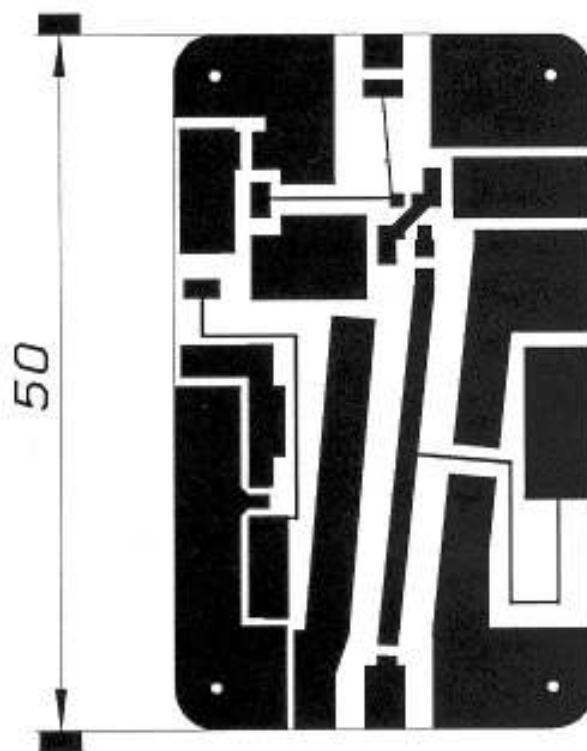


Bild 16: Layout der Schaltung mit Source-Widerstand und kapazitiver Source-Erdung

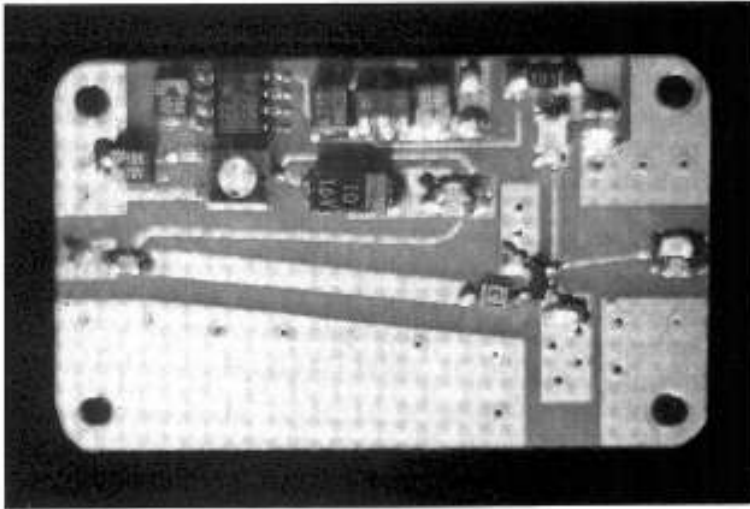
durch Drücken der Leertaste, und gibt erneut das Gleichheitszeichen ein. Im Dialogfeld F1 erscheint sofort die Länge ( $l = \text{length}$ ) und die Breite ( $w = \text{width}$ ) der angewählten Microstrip-leitung. Diese Werte sollte man sich notieren und sollte auch nicht vergessen, hinterher das gelöschte Ausrufezeichen in Feld F3 wieder einzutragen. So geht man alle Leitungen durch und hat zum Schluß folgende Liste zusammengeschrieben (**Tabelle 2**).

Jetzt kann es an den eigentlichen Platinenentwurf gehen. Dazu benötigt man allerdings irgendein modernes Layout-CAD-System.

Hier kommen jetzt keine Vorschläge, da die Auswahl recht groß ist. Ich selbst arbeite immer noch gerne mit GEDDY-CAD, das sich oft auf Electronic-CD's, Disketten oder in Mailboxen findet. Es ist, wenn man die Einstiegshürden hinter sich hat, zum direkten Entwurf

Tabelle 2

Teil	Bezeichnung	Z in Ohm	el. Länge mech.		Länge in mm	Breite in mm
c	Microstrip	71,83	91,2	Grad	25,301	1,504
d	"	141,5	91,2	Grad	26,597	0,221
f	"	141,5	91,2	Grad	10,032	0,221
g	"	141,5	20,04	Grad	6	0,221
h	"	50,5	91	Grad	24,614	2,874



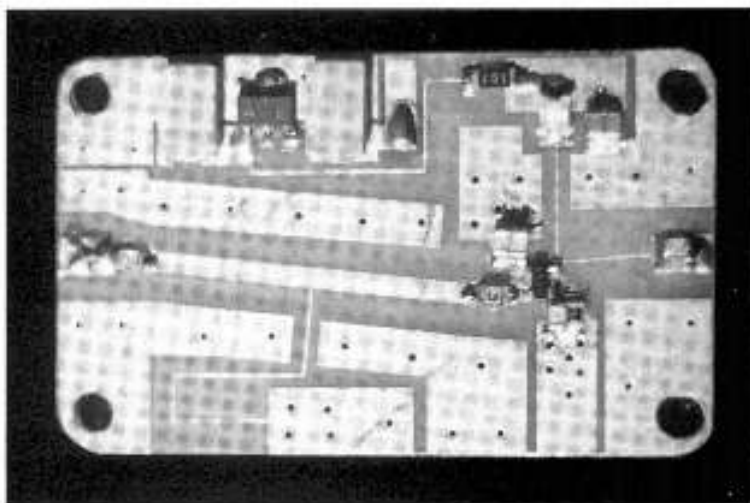
**Bild 15:**  
Fertig aufgebauter Prototyp  
des Low-Noise-Vorverstärkers  
(direkte Erdung)

der PUFF-Layouts bestens geeignet. (Weitere Informationen zu GEDDY-CAD erhalten Sie über den Verlag.)

Das fertige Layout zeigt **Bild 14**. Die bestückte Platine der Schaltungsversion mit direkt geerdetem Sourcepin und einem IC 7660 zur Erzeugung der negativen Gatevorspannung ist in **Bild 15** abgebildet.

In **Bild 16** ist das Layout der Schaltungsversion mit über Lambda-Viertel-Leitung geerdetem Gate und überbrücktem Sourcewiderstand zu sehen; **Bild 17** zeigt den Prototypen.

Zur Herstellung von Leiterplatten gehe ich einen etwas unkonventionellen, aber durchaus praktikablen Weg: Die Layouts werden mit dem Laserdrucker im Maßstab 1:1 auf Transparentpapier (Butterbrotpapier) ausgedruckt und dienen direkt zur Belichtung des fotobeschichteten FR4-Materials. Mit dieser Technik lassen sich Leiterbreiten bis herunter zu 0,2 mm tadellos beherrschen. Für höhere Genauigkeitsanforderungen, beispielsweise Stripline-Filter oder für die (Klein-) Serienfertigung vergrößert man die Entwürfe vor dem Ausdruck soweit, daß sie gerade ein DIN A4-Blatt ausfüllen. Gedruckt wird nun auf rein-



**Bild 17:**  
Fertig bestückter Prototyp  
des LNA (Kap. geerdeter  
Sourcepin)



weißes Papier mit möglichst glatter Oberfläche und anschließend davon ein Film angefertigt, auf dem die Platine wieder im Maßstab 1:1 abgebildet ist. Auf diesem Wege werden Druckfehler beim Verkleinern stark reduziert und man kommt herunter bis zu 0,1 mm Leiterbahnbreite.

In den Layouts selbst stecken natürlich jede Menge Erfahrung und ebenso viele verworfene Irrwege. Deshalb folgt nun eine Reihe von Erläuterungen, die auch beim Entwurf der weiteren Schaltungen des Konverters berücksichtigt wurden:

- a) Masseflächen sind so groß wie möglich zu wählen. Sie haben von den Streifenleitungen einen Mindestabstand von 1 bis 2 x Leiterplattendicke. Dadurch wird einerseits der Wellenwiderstand der Leitung noch nicht zu stark beeinflusst, andererseits können nun die Streufelder der Leitungen nicht mehr so weit in der Gegend herumvagabundieren und die Schaltung zum Schwingen bringen.
- b) Die Masseflächen von Eingangsteil (= Gate-Bereich), Source-Bereich und Ausgangsteil (= Drain-Bereich) mußten voneinander getrennt werden, da sonst immer wieder Schwingneigung aufgrund irgendwelcher Verkopplungen auftrat.  
  
Diese einzelnen Flächen müssen nun einzeln möglichst niederohmig und induktivitätsarm mit der durchgehenden Massefläche auf der Unterseite der Platine verbunden werden. In der Praxis (z.B. bei SAT-LNC's) geschieht das durch viele kleine Bohrungen, die anschließend durchkontaktiert werden. Ich habe diese Möglichkeit nicht und fand in einer Applikationsschaltung von Philips die Lösung mit versilberten Hohlknoten von 0,8 mm Durchmesser.
- c) Besonders kritisch beim Layout ist der Source-Anschluß, da sich hier jeder Wirk- oder Blindwiderstand sofort als Gegenkopplung auswirkt. Die Folgen sind nie genau vorhersehbar, können aber in der PUFF-Simulation abgeschätzt werden:

– Oft sinkt die Verstärkung im oberen Frequenzbereich schneller ab als erwartet, genau so oft wird jedoch die Eingangs- oder Ausgangsreflektion größer 1 und die Schaltung schwingt!

– Der Hersteller führt deshalb diese Elektrode extra diagonal an zwei Pins des Gehäuses; einerseits zur Abschirmung zwischen Gate und Drain, andererseits halbiert sich die Impedanz gegen Masse, da nun die beiden Pins parallelgeschaltet sind.

– Jeder Source-Pin erhält folglich seine eigene Massefläche, die mit mindestens 5 Nieten, so nahe wie möglich am Pin beginnend, geerdet werden muß!

Man kann jederzeit mittels PUFF-Simulation nachvollziehen, daß sich bereits Veränderungen von 1 nH im Verstärkungsverlauf oberhalb von 1 bis 1,5 GHz bemerkbar machen!

- d) Beim Einlöten der SMD-Bauteile muß man unbedingt darauf achten, daß diese Durchkontaktierungen bzw. Hohlknoten nicht voll Zinn laufen, denn:  
  
– jedes vollgelaufene Loch ist für HF unwirksam, da wegen der geringen Eindringtiefe (= Skineffekt!) bei diesen hohen Frequenzen der Stromweg durch diese Bohrung versperrt ist!. Auf diese Weise steigt dann leider die Gesamt-Induktivität der Durchkontaktierungen wieder etwas an und man verschenkt die Vorzüge, die man mit viel Mühe erreicht hat.
- e) Falls die Schaltung mit ihren Stiplines die Gehäusegröße nicht ausfüllt, benötigt man noch eine Verbindungsmöglichkeit zu den Eingangs- und Ausgangssteckern. Das geschieht natürlich über 50 Ohm-Streifenleitungen entsprechender Länge, deshalb findet sich die Breite dieser Leitung ebenfalls in obiger Liste.
- f) Sobald in irgendeinem HF-Weg Kondensatoren erforderlich sind, werden falls möglich, mehrere SMD-Chip-Kondensatoren parallelgeschaltet. Dadurch vermindert





sich wieder die Gesamt-Induktivität der Anordnung und die Kopplung oder Erdung wird breitbandiger.

- g) Falls sich die Schwingneigung einer Verstärkerschaltung trotz dieser Maßnahmen nicht in den Griff bekommen läßt, kann man probeweise zur in SAT-LNC's bewährten Methode mit Dämpfungsmaterial aus leitendem Schaumstoff greifen.

Diese schwarzen Schaumstoffstreifen oder -platten werden als Verpackungsmaterial für CMOS-IC's eingesetzt. Probeweise legt man ein passendes Stück auf die Schaltung und testet, wie wirksam es bedämpft. Später klebt man, falls es ohne diese Hilfe nicht geht, dieses Material an die Innenseite des Gehäusedeckels. Allerdings gibt es sehr große Unterschiede in der Wirkung der verschiedenen im Umlauf befindlichen Materialien. Für die Mikrowellentechnik benötigt man die Version mit kleinem Flächenwiderstand, die daran zu erkennen ist, daß sie einen Widerstand von höchstens 10 bis 100 kOhm, gemessen im Abstand von 10 mm haben; zudem sind das meist die „härteren“ Ausführungen des Schaumstoffs.

### 6.2.8. Simulations- und Meßergebnisse der Version mit direkt geerdetem Source pin

Baut man die entworfene Schaltung auf und mißt deren Frequenzgang zum ersten Mal, so ist die Enttäuschung über die Abweichung vom Simulationsergebnis sicher groß. Bekommt man das unbeabsichtigte Schwingen in Griff, ist noch nicht alles gewonnen: Das Verhalten bei hohen Frequenzen ist nicht wie gewünscht, sondern die Verstärkung sinkt dort rascher ab. Das „Ersatzmodell“ muß also noch beträchtlich erweitert und verfeinert werden, um an die Realität heranzukommen.

Besonders zu berücksichtigen sind folgende Tatsachen:

- Bei allen Lötstellen im HF-Teil, die nicht Teil einer Streifenleitung sind, muß man für den „Lötflack“ eine Kapazität von ca. 0,1 pF gegen die Platinenunterseite, also die durchgehende Massefläche, ansetzen. Ein Wert von 0,13 pF ergab die beste Übereinstimmung zwischen Theorie und Praxis.
- Alle Chip-Erdungs- und Koppelkondensatoren weisen eine kleine Induktivität und

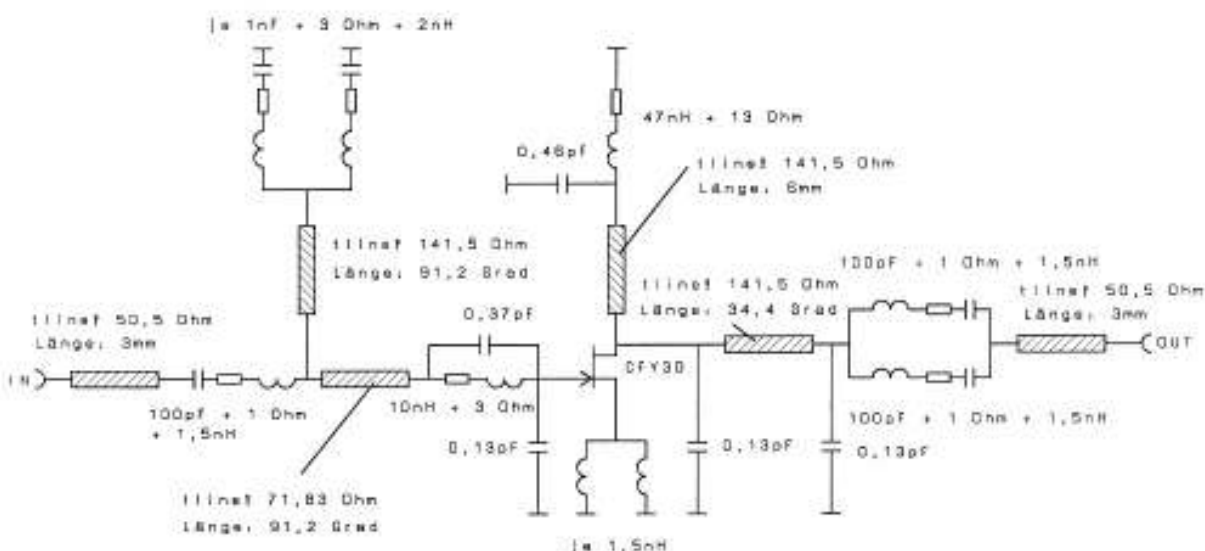


Bild 18: Fortgeschrittene Simulationsschaltung in PUFF

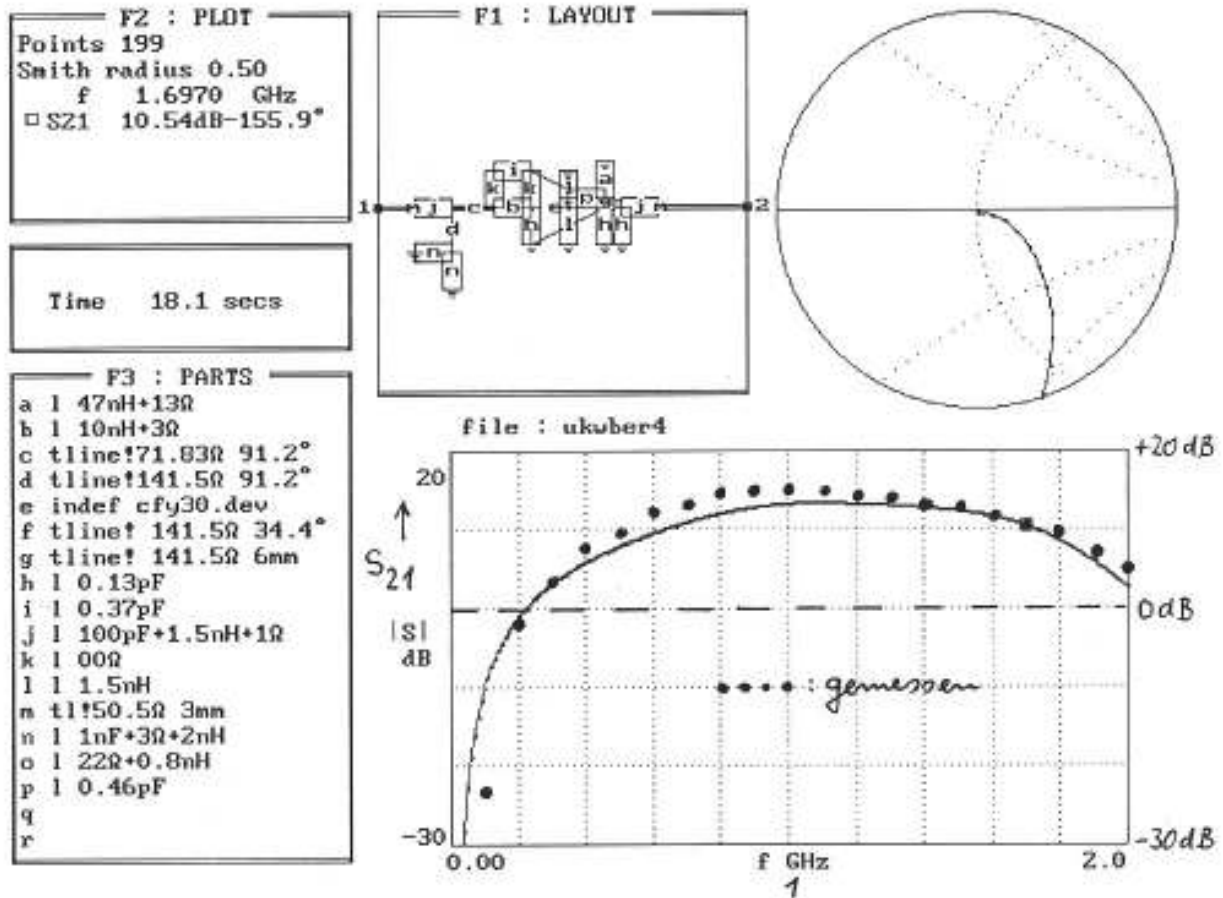


Bild 19: Bildschirmausdruck PUFF: Simulationsergebnis der Schaltung mit direkt geerdetem Source-Pin; Verstärkung  $|S_{21}|$  von 0 bis 2 GHz

dazu, wegen der Verluste im Keramikmaterial, einen Reihenwiderstand auf. In Datenbüchern der Hersteller findet sich meist irgendwo ein Diagramm über den Scheinwiderstandsverlauf bis zu höchsten Frequenzen. Daraus, bzw aus der Eigenresonanzfrequenz und dem Impedanzanstieg oberhalb der Eigenresonanz lassen sich die Ersatzgrößen abschätzen.

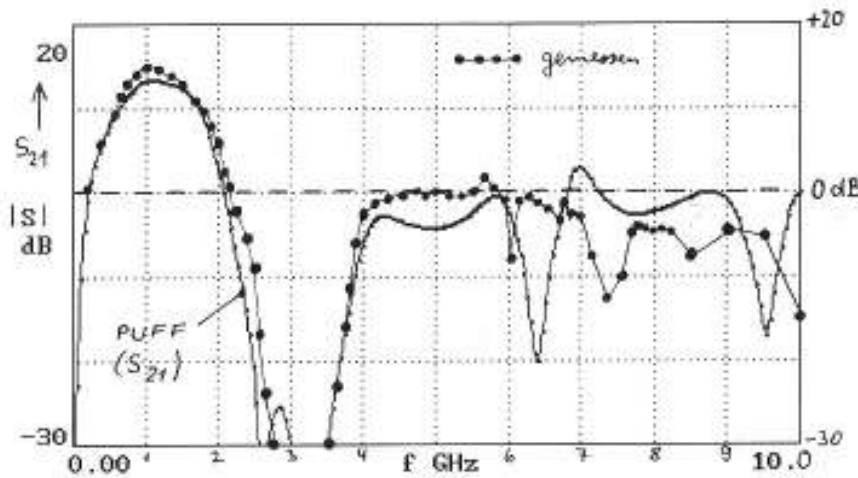
Für die verwendeten Chipkondensatoren mit 100 pF aus dem Werkstoff NP0 erhält man damit als ausreichende Näherung eine Reihenschaltung aus 100 pF + 1 Ohm + 1,5 nH.

- c) Die SMD-Spule mit 10 nH am Gate des FET besitzt bei 1700 MHz eine Güte von 50. Ihre Induktivität ist, wegen der unvermeidlichen Eigenkapazität, bereits auf 13 nH angestie-

gen, ihre Eigenresonanzfrequenz liegt laut Datenblatt bei „>2300 MHz“; gemessen habe ich Werte zwischen 2500 und 2600 MHz.

Ihr Ersatzschaltbild wird durch eine Induktivität von 10 nH in Reihe mit einem Widerstand von 3 Ohm dargestellt. Dieser Reihenschaltung wird ein Kondensator mit 0,37 pF parallelgeschaltet.

- d) Die SMD-Drossel mit 47 nH (im Drainkreis) besitzt eine Güte von ca. 30 bis 40. Außerdem ist die unvermeidliche Eigen-Kapazität mit etwa 0,2 pF anzusetzen, denn darauf ist die im Datenblatt angegebene Eigenresonanzfrequenz zurückzuführen. Die Drossel benötigt zusätzlich, wegen ihrer SMD-Größe 1210, einen etwa doppelt so großen Lötflack mit ebenfalls doppelter Kapazität.



**Bild 20:**  
Vergleich Simulationsergebnis und Meßwerte der Schaltung mit direkt geerdetem Source-Pin im Frequenzbereich 0 bis 10 GHz

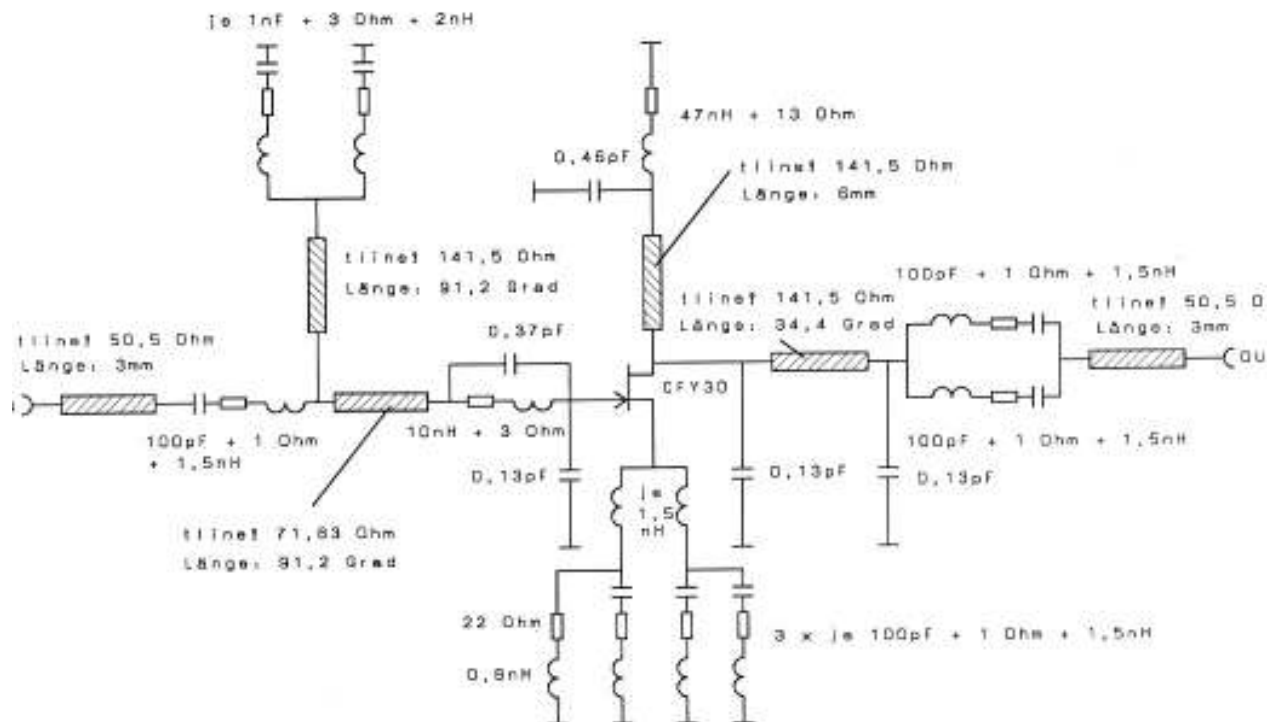
Für dieses Bauteil verwendet man eine Reihenschaltung von 47 nH und 13 Ohm, der ein Kondensator von insgesamt 0,2 pF + 0,13 pF + 0,13 pF = 0,46 pF parallel liegt.

e) Beim Source-Anschluß sind die Durchkontaktierungen der zwei Masseflecken auf der Oberseite zur unteren Massefläche in Form von zwei Induktivitäten (je ca. 1,5 nH) zwischen Sourcepin und Massepotential in der Simulation zu berücksichtigen.

Dazu ist aber folgende Änderung nötig:

Die Angabe für den eingesetzten GaAs-FET muß in der Bauteileliste F3 von „**device cfy30.dev**“ in „**indef cfy30.dev**“ geändert werden. Dadurch wird aus einem „Zweipol“ plötzlich ein „Dreipol“ und der Source-Anschluß, der vorher nicht zugänglich war, läßt sich nun über die zwei parallelgeschalteten Spulen von je 1,5 nH erden.

f) Bei der Zuleitung für die negative Gate-Vor-



**Bild 21:** Ersatzschaltbild der Schaltung mit kapazitiv geerdetem Source-Pin



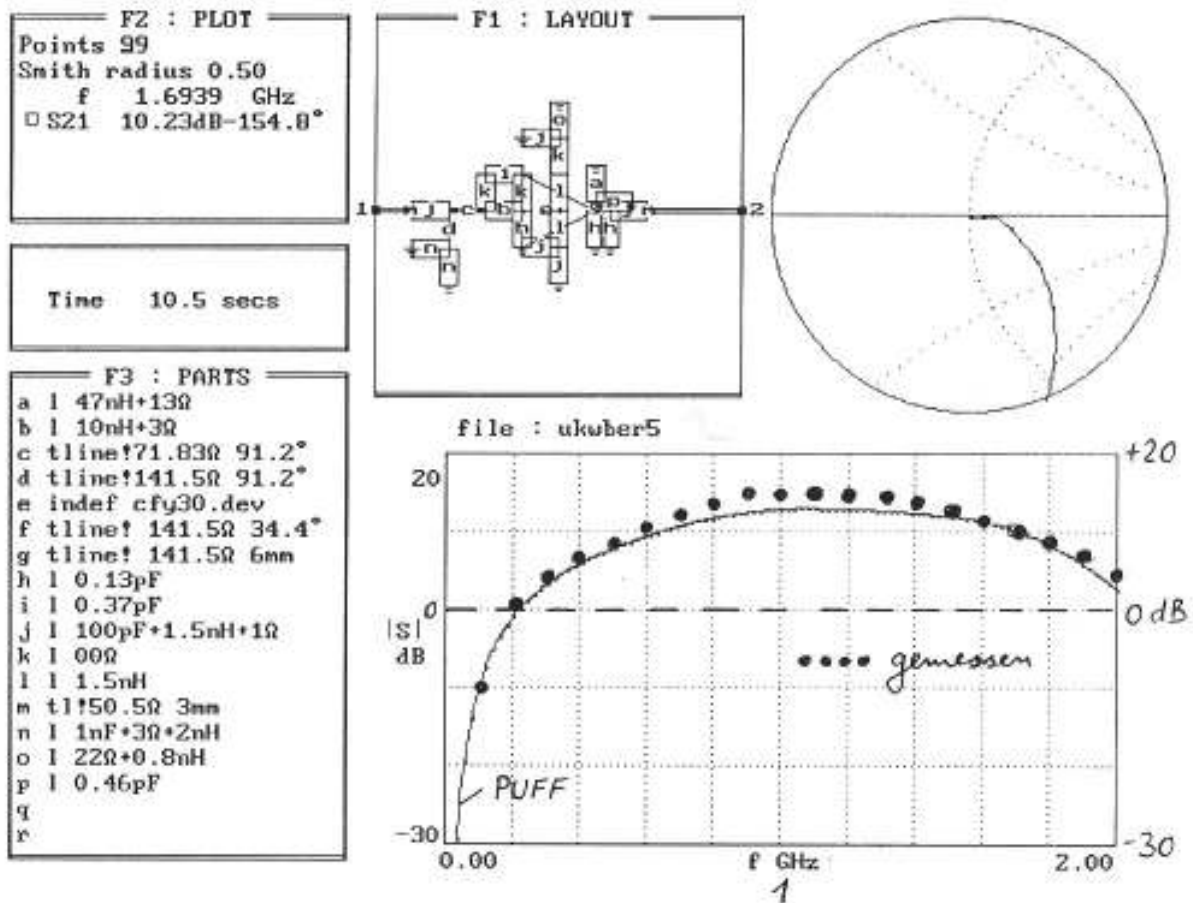


Bild 22: Bildschirmausdruck PUFF: Verstärkungsverlauf | S21 | der Schaltung mit kapazitiv geerdetem Source-Pin im Vergleich Simulation / Gemessen von 0 bis 2 GHz

spannung wurden am Ende der Lambda-Viertel-Leitung etwas größere Kapazitätswerte aus „Standardwerkstoffen“ für die Erdung eingesetzt, um die Siebung breitbandiger auszulegen. Dadurch erhält man natürlich etwas größere Verluste bzw. Serieninduktivitäten und muß dafür ein neues Bauteil in der Liste F3 eintragen.

So kommt man zur PUFF-Simulationsschaltung nach Bild 18. Wer nun anfängt, beim Eintragen der vielen Bauteile im Layout-Feld F1 über die Unübersichtlichkeit und Enge zu jammern, dem sei ein Trick verraten:

Man definiert einen „Widerstand mit Null Ohm“, also eine Kurzschlußbrücke und kann so die „Anschlußbeine“ der Bauteile verlängern. Ich habe allerdings festgestellt, daß das

nur bei tiefen Frequenzen korrekt funktioniert und daß bei breitbandigen Simulationen bis zu einigen GHz, vor allem, sobald Striplines mit im Spiel sind, deutliche Fehler gegenüber der „Originalschaltung“ zu beobachten sind! – Also Vorsicht!

In Bild 19 ist schließlich das neue Simulationsergebnis zu sehen.

Wer gleich beim Start der Simulation durch die Meldung „DANGER – circuit too big for PUFF, not enough memory...“ überrascht wird, braucht nur die Anzahl der Plotpunkte deutlich zu verringern. Unter Umständen ist es sinnvoll diese bis auf 50 zu verkleinern. Manchmal ist es auch nötig, die Hauptspeicher-Organisation des PC's mit dem DOS-Dienstprogramm „MEMMAKER“ einfach neu optimieren zu lassen.



In die Frequenzgangkurve wurden zusätzlich die gemessenen Werte des Verstärkungsverlaufs für den Frequenzbereich von 100 MHz bis 2 GHz mit eingezeichnet; die Annäherung ist schon recht gut!

Im Bereich zwischen 1 und 1,5 GHz prophezeit PUFF eine zu niedrige Verstärkung, das dürfte wohl folgende Gründe haben:

- Die Verluste des Platinenmaterials nehmen mit abnehmender Frequenz auch ab; gerechnet wird aber mit einem konstanten Verlustfaktor von 0,015, der dann zu hoch ist.
- Bei den Spulen und Kondensatoren kann PUFF nur mit konstantem Verlustwiderstand, nicht aber mit konstanter Güte rechnen, wie es der Praxis entsprechen würde. Die Reihenwiderstände bei Blindbauteilen sind deshalb bei tieferen Frequenzen zu groß.

Schließlich interessiert noch, bis zu welcher Frequenz die PUFF-Simulation ein für die Praxis brauchbares Ergebnis liefert. **Bild 20** zeigt deshalb den berechneten und den gemessenen Verstärkungsverlauf in einem gemeinsamen Diagramm bis zur Frequenz von 10 GHz.

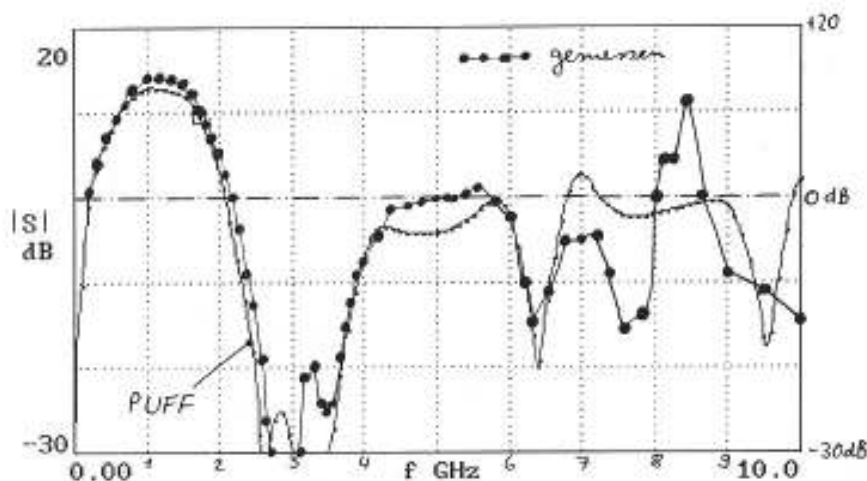
Man kann daran feststellen, daß bis etwa 5 GHz das erarbeitete Simulations-Modell

Ergebnisse liefert, die durch die Messungen bestätigt werden. Für die darüberliegenden Frequenzen müßte erst eine genauere Ersatzschaltung erarbeitet und außerdem geprüft werden, ob nicht bereits Hohlleitereffekte im geschlossenen Gehäuse mitspielen. Auch die kapazitiven Verkopplungen zwischen den verschiedenen Bereichen der Platine (mit Werten deutlich unter 0,1 pF) können dann nicht mehr vernachlässigt werden.

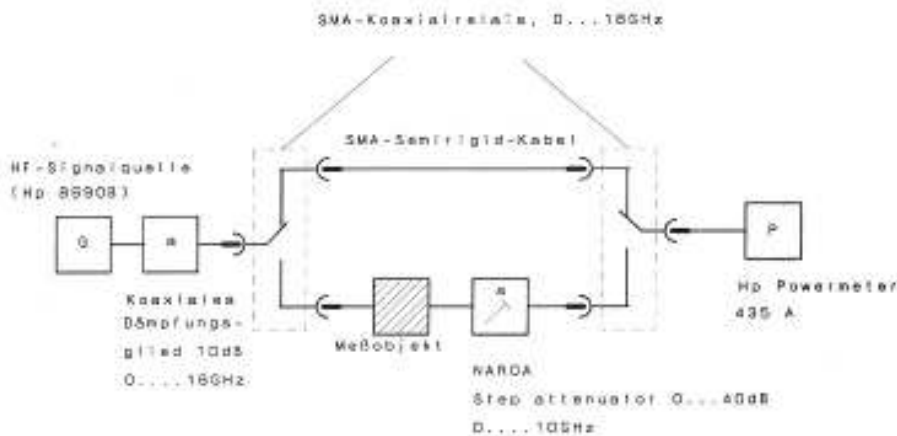
### 6.2.9. Theorie und Praxis bei der Schaltungsversion mit kapazitiv geerdetem Sourcepin

Für die Simulation verwendet man prinzipiell die bisherige Schaltung, trägt aber im Sourcebereich die Ersatzschaltungen der drei parallelgeschalteten Kondensatoren mit je 100 pF und den Sourcewiderstand mit 22 Ohm ein (**Bild 21**). Bitte daran denken, daß selbst so ein Winzling von SMD-Widerstand der Form 0805 eine Eigeninduktivität hat. Mittels Meßschaltung wurde sie zu etwa 0,8 nH ermittelt und in der Bauteil-Liste F3 verewigt. Ist das zuviel, muß man sich mit der Parallelschaltung zweier Bauteilen behelfen.

Eine lohnende Aufgabe wäre noch die Verkleinerung der Anschluß-Lötlöcher für alle im HF-Zweig eingesetzten SMD-Bauteile (FET, Drosseln, Kondensatoren, Widerstände...),



**Bild 23:**  
Erweiterter Simulationsbereich 0 bis 10 GHz;  
Vergleich Simulation und Meßwerte (Kap. geerdeter Sourcepin)



**Bild 24:**  
Prinzipaufbau einer  
Kalibriereinrichtung

um die störenden Kapazitäten gegen die durchgehende Massefläche an der Platinenunterseite zu verkleinern. Die minimale Größe der Lötstellen wird aber ganz hart durch die Lötbarkeit und die Positioniergenauigkeit der Bauteile gezogen!

Der Rest ist nun schon fast Routine und führt zu den in **Bild 22** (Frequenzbereich 0 bis 2 GHz) bzw. **Bild 23** (Frequenzbereich 0 bis 10 GHz) abgebildeten Ergebnissen. Die gemessenen Werte sind wieder zusätzlich eingetragen, um sie mit der Simulation vergleichen zu können. Der Verlauf unterscheidet sich im Bereich von 0 bis 3 GHz nur unwesentlich von der Ausführung mit direkt geerdetem Sourcepin. Darüber fangen die Chipkondensatoren an, Ärger zu machen und führen bei ca. 8 GHz zu einer Resonanzspitze mit 12 dB Verstärkung.

Zusammenfassend kann man feststellen:

- a) Beide Schaltungsvarianten zeigen bis über 3 GHz nicht nur fast gleiche Frequenzgänge, auch die Messungen bestätigen sehr genau die von PUFF gelieferten Voraussagen.
- b) Wird der Source-Anschluß über mehrere Chipkondensatoren geerdet, so treten oberhalb von 3 GHz Abweichungen auf, die ihre Ursache im Scheinwiderstandsverlauf der Source-Erdungsbauteile haben. Die

Schaltung mit direkter Erdung des Source-Anschlusses zeigt dort einen gleichmäßigeren Verlauf ohne die extreme Resonanzüberhöhung. Sie dürfte deshalb wohl etwas sicherer zu beherrschen sein und weniger Breitbandrauschen aufweisen. Man müßte mal den Einsatz der sündhaft teuren 10-GHz-ATC-Chipkondensatoren, die aus einem massiven Stückchen Porzellan bestehen, testen.

- c) Für die Gehäuse-Konstruktion, das Layout, die Bauteilwahl und die Bestückung gibt es eine Reihe von Regeln, deren Verletzung sofort mit unbefriedigenden Frequenzgängen oder gar mit Schwingneigung bezahlt wird.
- d) Sobald man mit einiger Erfahrung alle beteiligten Effekte und das Verhalten der Bauteile korrekt eingeschätzt hat, kann man den PUFF-Voraussagen fast blind vertrauen. Das geht irgendwann soweit, daß man nach dem ersten Erproben einer neuen Schaltung mit PUFF immer kompliziertere Ersatzbilder entwirft, um herauszufinden, wo die Meßabweichungen herrühren.

### 6.3. Noch einige Meßtips

Zum Abschluß des Verstärker-Kapitels noch einige Hinweise zur Meßtechnik und zur Aufnahme der Frequenzgangkurven:



Die ideale und modernste Methode ist der Einsatz eines Network-Analyzers. Glücklicherweise gibt es Funkfreunde, die beruflich damit arbeiten und gelegentlich etwas durchmessen können. Um jedoch mit den eigenen und meist älteren Meßgeräten zum Ziel zu kommen, sind zwei Dinge nötig:

- a) Mehr Geduld und Zeit bei der „Handvermessung“, da gedreht, eingestellt, geschrieben und korrigiert werden muß, und
- b) der Bau einer Meßanordnung, die den „Selbst-Kalibriervorgang“ moderner Geräte nachbildet (**Bild 24**). Da wird einfach mit Hilfe zweier SMD-Koaxialrelais abwechselnd auf „Eichen“ (= Signal läuft über ein Kabelstück) und „Messen“ (= Signal läuft über das Meßobjekt) geschaltet. Dreht man nun in Position „Eichen“ die Ausgangsspannung soweit auf, daß das Powermeter genau Vollausschlag, „Null dB“, anzeigt, muß man anschließend nur auf „Messen“ umschalten und den Anstieg bzw. Abfall der Instrumentenanzeige beobachten.

Die Veränderung der Anzeige ist dann genau die gesuchte Verstärkung bzw. Dämpfung in dB.

Viele Eigenfehler bzw. Frequenzgänge der eingesetzten Meßgeräte, Kabel und Verbindungsstecker sind auf diese Weise beseitigt,

da sie sich im Eichkanal und Meßkanal gleich auswirken und uns nur der Unterschied interessiert.

Allerdings: Unterschiedliche Durchgangsdämpfungen der beiden Relais ergeben einen nicht korrigierbaren, bleibenden Fehler, deshalb darf man hierfür nur edelste Ware (mil. Versionen, vergoldete SMA-Buchsen mit einem Frequenzbereich bis 18 GHz und Übersprechdämpfung min. 60 dB, Reflexionsfaktor unter 10% usw.) einsetzen. Genauso muß man durch ein nachgeschaltetes koaxiales Dämpfungsglied dem Meßsender einen idealen Abschlußwiderstand vortäuschen, um zusätzliche Meßfehler durch einen schlechten Eingangreflexionsfaktor des Meßobjektes kleinzuhalten.

Da außerdem der Meßumfang des Powermeters meist nicht mehr als 40 dB beträgt, muß hinter dem Meßobjekt, wenn es sich beispielsweise um einen Verstärker handelt, noch eine umschaltbare Eichleitung mit 0 bis 40 dB und einem brauchbaren Frequenzbereich bis über 10 GHz folgen. Damit kann man den Pegelanstieg hinter einem Verstärker wieder in den Meßumfang des Powermeters herunterdämpfen.

*Wird fortgesetzt.*

#### Anzeige



Ansprechzeit: ca. 0,1 µs, Strombelastbarkeit: 5 kA (Welle) 8/20 µs  
Einfügedämpfung: < 0,05 dB, Wellenwiderstand: 50 Ω

Typ LPU, bis 150 MHz, mit UHF-Buchse/Stecker ... #00358 109,-  
Typ LPN, bis 1,5 GHz, mit N-Buchse/Stecker ..... #00357 128,-  
Typ LPB, bis 1,5 GHz, mit BNC-Buchse/Buchse ... #00359 152,-

Bei Bestellung bitte die verwendete Sendeleistung angeben!

Ersatzpatronen:  
40, 100, 300, 700, 1200, 2000 W ..... #00499 8,50